

CST

16 décembre 2003

LNR - Liaison Numérique Rapide Retour d'expérience

Michel PIGNOL

CNES

DTS/AE/SEA/IL

18 avenue Edouard Belin

31401 Toulouse Cedex 9 - FRANCE

Tel.: +33 (0)5 61 27 43 61

michel.pignol@cnes.fr

- Historique AMI -NRZ Spot 4
- Choix pour les LNR Spot 5
- LNR passport
- Méthodologie
- Développements
- Layout ASIC Rx et photos modules LNR
- Difficultés rencontrées
- Livraisons & utilisation
- Conclusions
- Enseignements
- Pléiades ... et après-Pléiades

Liaison AMI - NRZ Spot 4

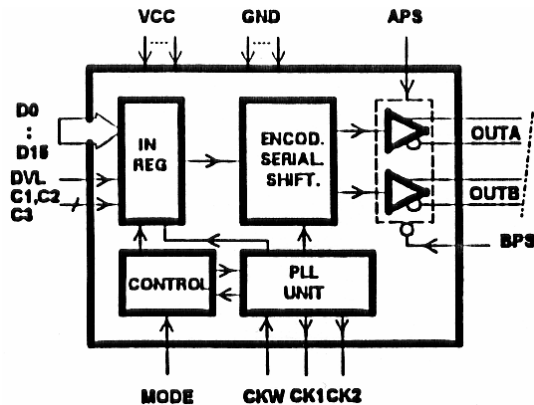
(Matra-Espace)

- 25 Mbit / s
- Data & clock sur 2 câbles distincts
- Hybride data (intégrant (dé)codage, D-FF échantillonnage donnée, transfo de couplage, driver de ligne) + hybride clock
- Données (dé)sérialisées par l'utilisateur
- Xstrap par relais type TL12 ou TDY422
- Câble tri-axial 50CIS-BLG (dit "sur-blindé")
 - Sélection 50CIS mais développement 50CIS-BLG suite à pb EMC découvert très tardivement
- Connecteur Cannon Sub-D e.g. type 8W8 avec 8 inserts coaxiaux
 - Sélection Cannon mais développement capôt blindés Camerin
- Mauvaise utilisation par certains utilisateurs

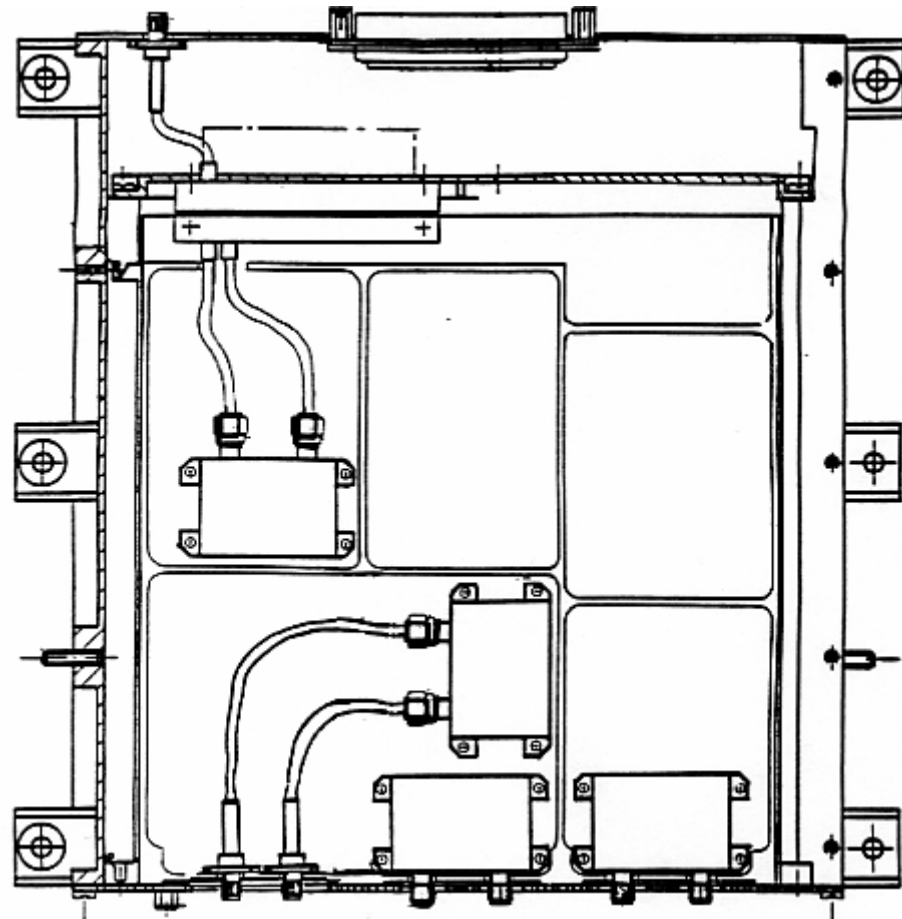
- 80 à 160 Mbit/s
- Data & clock sur le même câble
 - D'où un codage autosynchrone 4B/5B-NRZI pour transmettre les deux signaux simultanément (expansion : 20 % du nb de bits)
- Composant auto-suffisant intégrant
 - (dé)codage
 - (dé)sérialisation
 - extraction d'horloge grâce à une PLL (phase locked-loop)
 - aucun composant externe : ni réglage, ni relais pour Xstrap
- Boîtier hybride "connectorisé SMA"
 - Pour éviter à l'utilisateur de router des signaux à 200 MHz
- Manuel d'utilisation complet + formation

LNR passport (1/3)

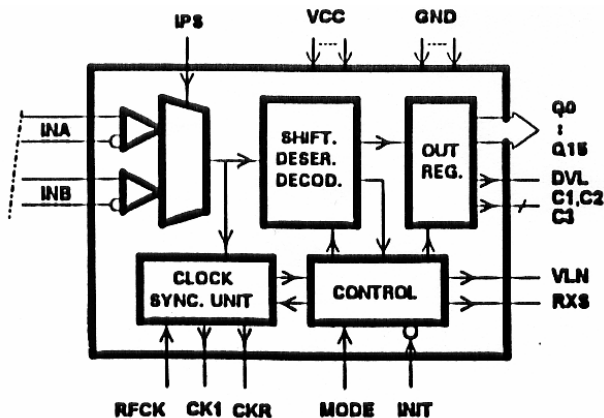
Synoptique Tx



Trois modes d'intégration sur un PCB



Synoptique Rx



LNR passport (2/3)

- Elementary transmitter (LNR-Tx) or receiver (LNR-Rx)
- Type of links: serial point-to-point mono-directional digital links
- Data rate: 80 Mbit/s to 160 Mbit/s (100 Mbauds to 200 Mbauds)
- No external adjustment
- Parallel links capability for higher data rate
- Cross-strapping capability without external glue component for full redundant architecture: dual serial outputs (LNR-Tx) or inputs (LNR-Rx)
- Usable for synchronous or asynchronous systems
- Encoding scheme: 4B/5B - NRZI block-code
- Single line for data, command words and the bit-clock; the bit-clock is recovered at the receiver, thanks to the block-code and to PLL (Phase Locked-Loop) technics
- Number of commands: 3 if they are non-exclusive commands, 8 if they are encoded commands
- User data interface: 8 or 16 bits parallel bus
- Byte/word user clock (internal PLL to generate the bit-clock)
- Synchronous TTL and CMOS compatible input/output
- Differential PECL (Pseudo-ECL) serial signals
- No error detection (except invalid codes)
- Data-word error rate: $< 10^{-10}$
- Other error rate: $< 10^{-13}$
- Cable length: 10 m max on-board; 30 m max on-ground
- A maximum of seven connector pairs are allowed between one LNR-Tx and one LNR-Rx (not taking into account connectors on the LNR hybrid packaging)

LNR passport (3/3)

- Cable type: coaxial
- Packaging: hybrids including the ASIC serialisation chips, coupling transformers for electrical protection, and SMA coaxial connectors (ASICs available with CQFP packaging on request)
- ASICs technology: rad-tolerant mixed digital/analog BiCMOS1-RT (0.85 μm for the CMOS part) from TEMIC-MHS
- Single power supply: $+5\text{ V} \pm 5\%$
- A link includes:
 - a SMA "connectorised" transmitter module
 - a medium constituted by
 - flight cables: 50 CIS/DTR from FILOTEX, double braided shielding coaxial 50 Ω cable (weight: 20 g/m max; external diameter: 2.7 mm max; bend radius: 13 mm min)
 - ground cables: LMR200 from Times Microwave System (TMS)
 - connectors: SMA-R125xxx/R126xxx series from RADIALL
 - coaxial transfer latching relay: R566443xxx from RADIALL
 - a SMA "connectorised" receiver module
- Characteristics (X / Y $\Rightarrow$ X = typical value, Y = maximal value):
 - Tx module: 0.6 W / 1.1 W , 44 pins , 36 g / 40 g , 42 x 42 x 10 mm
 - Rx module: 0.9 W / 1.5 W , 44 pins , 36 g / 40 g , 42 x 42 x 10 mm
 - Typ. conf.: $+25^\circ\text{C}$, $V_{\text{cc}} = +5\text{ V}$, $F = 160\text{ Mbit/s}$, I/F = 16 bits, 1 output serial port activated
 - Max conf.: $+125^\circ\text{C}$, $V_{\text{cc}} = +5.5\text{ V}$, $F = 160\text{ Mbit/s}$, I/F = 16 bits, 2 output serial ports activated, process and radiation worst case, unusually high output drive capability
- Reliability (interface temperature = 85°C): LNR-Tx = 131 Fits , LNR-Rx = 140 Fits
- Total dose: 30 krad
- Other environmental characteristics: SPOT 5 requirements (EMC, etc.)

- Phase 0 : Etude de faisabilité CNES mi-1992
- Consultation : début 1993
- Société retenue :
SEXTANT-Valence/Bordeaux
- Gestion de l'étude :
 - Phase A à mi-phase B : CNES
 - + participation du M-o MMS-F aux réunions (hors PLL)
 - Mi-phase B à phases C/D : MMS-F
 - + CNES restant responsable des points critiques PLL/ techno

Méthodologie (2/2)

- Démarrage développement industriel mi-1993
- 1ère livraisons :
 - MSE en février 1997, MI en mai 1997, MV en avril 1998
- Mesures électriques et campagne CEM réalisées très tôt (début 1994) sur des COTS
 - Pour validation principaux éléments : code, isol. par transfo, etc
 - dont choix couche physique : câble / connecteur
- Comparaison COTS (HOT-Link de Cypress) vs. ASIC
 - Mais version MIL du HOT-Link sans cesse retardée
 - ⇒ Choix ASIC début 1994

Développements (1/2)

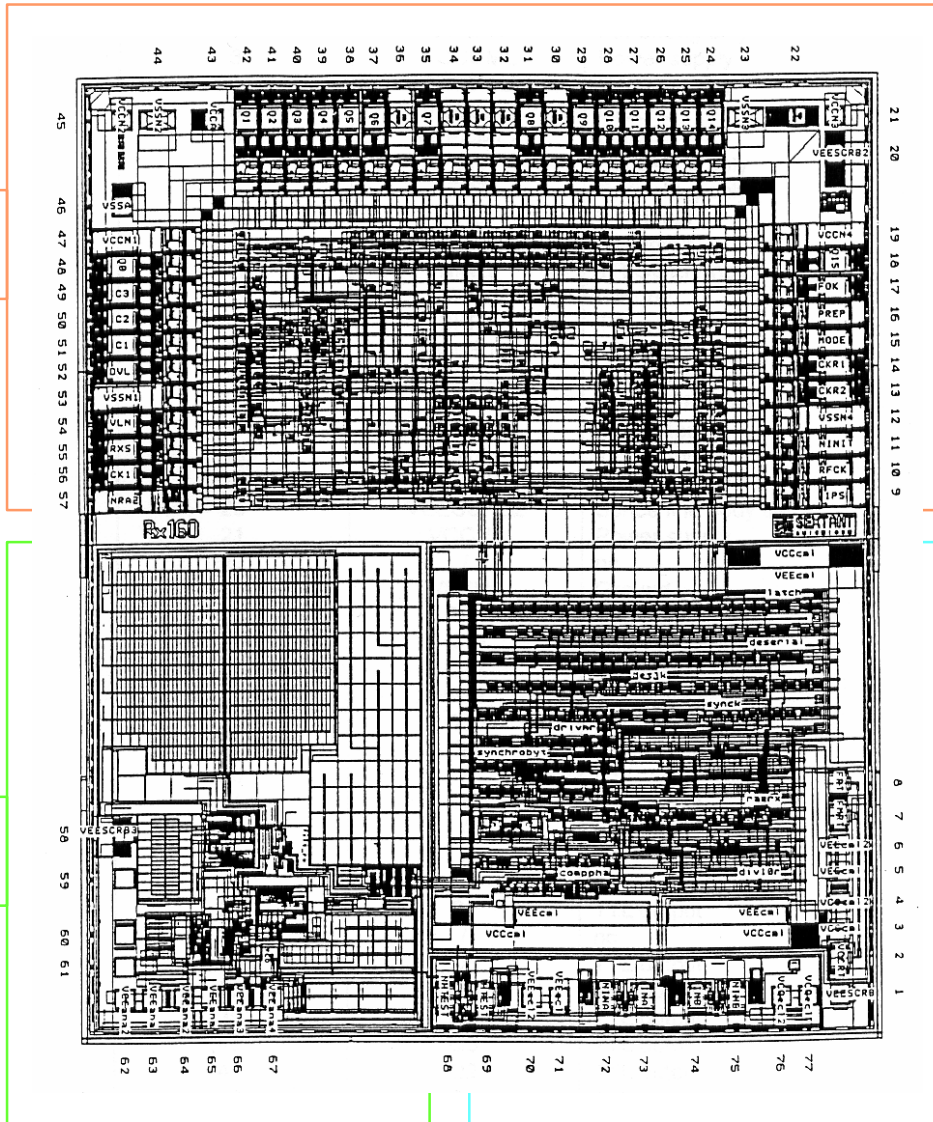
- ASIC Tx et ASIC Rx
 - BiCMOS1-RT mixte num/anal TEMIC-MHS (CMOS 0,85 μm)
 - Trois parties distinctes
 - Numérique 20 MHz : CMOS prédif fusé, spéc SXT, design MHS
 - Numérique 200 MHz : bipolaire CML full-custom, design SXT-Vlce
 - Analogique 200 MHz : bipolaire full-custom, design SXT-Bdx
- Hybride Tx et hybride Rx, design SXT-Vlce
 - Précautions sur report $\mu\text{transfo}$ (difficultés sur AMI-NRZ)
- Boîtier N-Xeram connectorisé SMA
- $\mu\text{transfo}$ de couplage MicroSpire
 - Produit std sélectionné sur catalogue mais non conforme
 $\Rightarrow$ Développement MicroSpire sur spéc SXT-Vlce

- Câble 50CIS-DTR (double tresse) Filotex
 - Le câble catalogue KX22DT était non spatialisable
 - ⇒ Demi-développement basé sur le 50CIS : ajout d'une 2ème tresse en contact avec la tresse initiale du 50CIS
- Cordon connectorisé
 - Développement, validation et qualification d'une procédure de câblage chez Eurofarad
 - Livraison de 288 cordons (MI + MV) aux utilisateurs
- Divers (sélection et/ou qualification)
 - Relais coaxial de Radiall (non utilisés finalement)
 - Câble sol 30 m faible perte de Times Microwave Systems

Layout ASIC Rx

Prédifusé CMOS
 Numérique 20 MHz

Full-custom bipolaire
 Analogique 200 MHz

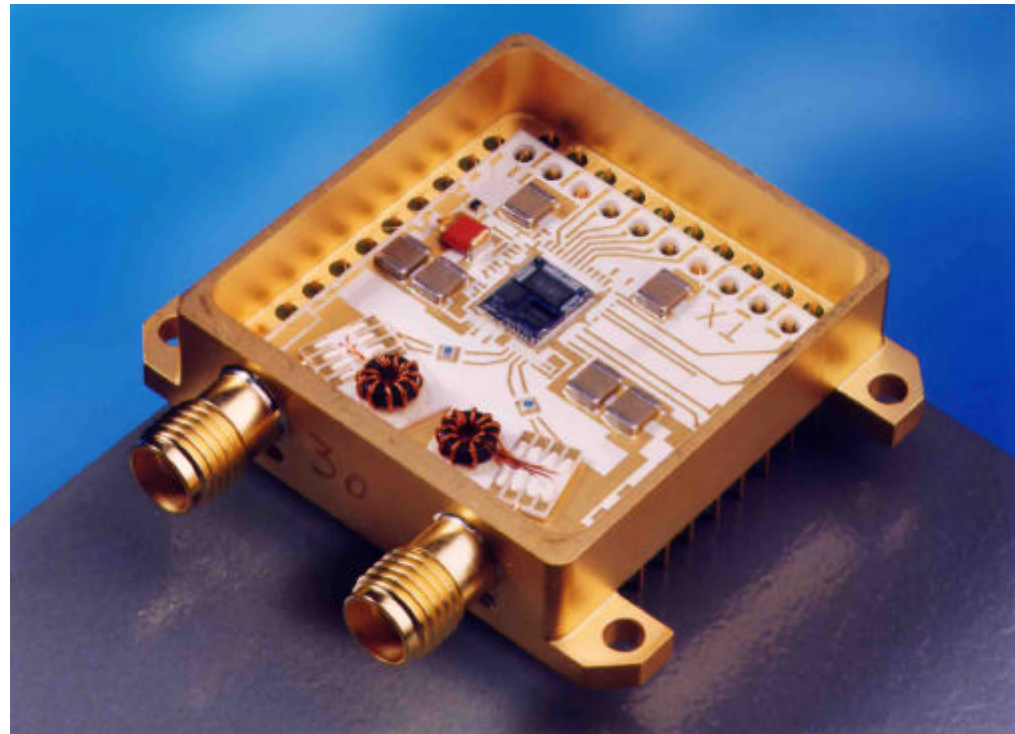


Full-custom bipolaire CML
 Numérique 200 MHz

Photos modules LNR



ASIC LNR
Filtres d'alim
 μ transfos de couplage
Boîtier hybride connectorisé SMA
Câble 50CIS-DTR



Difficultés rencontrées (1/3)

A
S
I
C

- * *Bug CML & défaut majeur dans VCO : ajout capa de filtrage*
- 2nd run du Rx gratuit (changement taille wafers chez MHS)
- Détection d'un dysfonctionnement de la PLL (jitter excessif)
 - Expertise externe à SXT (Thomson, etc.)
 - FIB (labo CNES/Sorep): utilisation fréquente pour vérif hypothèses
 - Très gros travail de simulation sur modèles de + en + réalistes
- * *Bug sur capas + petites améliorations mais ne solutionnant pas tout*
- * *Pb lié à la maîtrise de la techno : commutations du numérique CMOS allant perturber les alim de l'analogique via le substrat*
 - Propositions de diverses solutions par MHS
 - Implantation des seules solutions réalisables en ne modifiant que les niveaux de métallisation (utilisation des wafers LNR en prédifusé !)
- 3ème run du Rx correct
 - * *Modif schéma hybride pour "neutraliser" l'entrée Rx lorsque Tx OFF*

⇒ En tout : 1 an de debug (design & pb techno)

⇒ Appro d'un stock stratégique (disparition techno)

Boîtier hybride connectorisé SMA

- 1er proto : fissures sur la brasure du connecteur en essai vibration, engendrant des fuites
- Analyse techno par SXT / N-Xeram / CNES
- Evolution du procédé de fabrication N- Xeram
- 2ème proto correct

Câble et cordon connectorisé $\Rightarrow$ RAS

Hybride

- Difficulté de collage d'un condensateur
- $\Rightarrow$ Développement d'une nle méthode de collage et mise à jour du PID SXT-Vlce

μTransfo de couplage

- Le choix initial s'est révélé non conforme
- Multiples tentatives vaines de MicroSpire
- Puis forte implication SXT en support à MicroSpire
 - Pour définir (définition SXT) et développer un produit correct
 - y compris en industrialisation, production, qualité

⇒ Effort important imprévu pour avoir un μtransfo OK

⇒ Appro d'un stock stratégique (vu difficultés de réalisation)

Essais ON/OFF

- Définition difficile et tardive (mi-1997) ; 150.000 cycles
- Durée de 1,5 ans ⇒ conclusion après livraison des LNR

Livraisons & utilisation

- Retard livraison : environ 1 an ...
... mais très en avance vs. besoin réel
- 1 seul pb rencontré par utilisateurs (MMS-Vlzy)
 - 1 module renvoyé à SXT qui l'a trouvé correct suite à test
 - Livraison d'un autre module $\Rightarrow$ OK
 - *Pb de LNR ou de report chez MMS ?*
- IASI seul utilisateur hors Spot 5

$\Rightarrow$ 660 modules LNR (Tx + Rx) livrés
 $\Rightarrow$ dont 229 MV

Conclusions

$$\text{LNR} = \text{Nlle fct} + \text{Nlle techno} + \text{Nv boîtier} + \text{Nv } \mu\text{transfo} + \text{Nv câble}$$

⇒ Multiples difficultés de développement

- Mais maîtrise de ces difficultés grâce à
 - Fort engagement (et investissement) de SEXTANT Avionique, dont mise en place d'une démarche AQ stricte chez SXT
 - ASIC, hybride, boîtier, μ transfo, ...
 - Le traitement immédiat et complet des difficultés techniques a permis une production exempte de pb

*Au final, une belle réalisation et une belle réussite à l'actif de SEXTANT Avionique ;
100% d'utilisateurs satisfaits vs. 660 hybrides*

Enseignements (1/2)

- Choix nouvelle fonctionnalité "pointue" : PLL
 - Proto préalable existant chez SXT-Bdx
 - "Etat de l'art" permettant d'atteindre les perfos
 - Peu d'expertise interne/externe possible lors de la mise au point
- Choix BiCMOS
 - Risqué mais "état de l'art" permettant d'atteindre les perfos
 - Les LNR ont permis à MHS de mieux maîtriser leur techno
- Dialogue avec MHS-TEMIC difficile
- Importance d'outils tel que le FIB
 - Analyse fine des pb ASIC
 - Validation d'une modif avant reprise de fonderie coûteuse
- Choix hybride
 - Décidé en fonction du retour d'expérience AMI-NRZ
 - Coûteux mais très efficace : 100 % de satisfaction clients sur 660 modules livrés fonctionnant à 200 MHz

Enseignements (2/2)

- Trop de nouveautés pour respecter le planning
 - Mais glissement projet > glissement LNR
- Formation des utilisateurs
 - Nécessaire pour ce type de produit atypique (haute fréq.)
 - Poussé par MMS (retour d'expérience AMI-NRZ)
 - L'effort de formation des utilisateurs (doc et journées de formation) a permis de réduire le support par la suite
- Budget projet avec sur-découpage en tranches
 - Surcoût de gestion (dossiers, négociations multiples, ...)
 - Difficulté de planification technique

*Acquisition savoir-faire ... mais peu réutilisé
(disparition techno, ...)*

Spot 5 / IASI

PLL de Rubis pour
Spacebus 4000

- Utilisation du retour d'expérience LNR pour Pléiades ...
 - Fonctionnalité pointue : qualification d'un COTS G-Link (Agilent)
 - Pas d'hybridation :
 - Trop coûteux pour la génération Pléiades
 - Maquettage d'acquisition du savoir-faire par les utilisateurs
 - Formation des utilisateurs : documentation support très complète et dialogue utilisateurs-expert
- ... et pour l'après-Pléiades
 - ⇒ Orientation IP pour futurs SoC
 - Développement d'un maquettage de validation d'une IP basée sur un concept bien plus simple qu'une PLL (thèse, stages, ...)
 - Concept breveté IXL-Bordeaux / CNES / ASP-T